

ใบความรู้หน่วยที่ 1

ชื่อรายวิชา ดิจิตอลเทคนิค รหัสวิชา 3105-2002
หน่วยที่ 1 พื้นฐานระบบดิจิตอล

สอนครั้งที่ 1
เวลา 2 ชั่วโมง

สาระการเรียนรู้

- 1.1 หลักการพื้นฐานระบบดิจิตอล
- 1.2 ระบบตัวเลข
- 1.3 คอมพลิเมนต์
- 1.4 ลอจิกเกตพื้นฐาน
- 1.5 การประยุกต์เกต

จุดประสงค์การสอน

จุดประสงค์ทั่วไป

เพื่อให้ นักศึกษามีความรู้และความเข้าใจ หลักการพื้นฐานระบบดิจิตอล ระบบตัวเลข คอมพลิเมนต์ ลอจิกเกตพื้นฐาน และการประยุกต์เกต

จุดประสงค์เชิงพฤติกรรม

- 1.1 บอกหลักการพื้นฐานระบบดิจิตอลได้ถูกต้อง
- 1.2 บอกระบบตัวเลขได้ถูกต้อง
- 1.3 อธิบายคอมพลิเมนต์ได้ถูกต้อง
- 1.4 บอกลอจิกเกตพื้นฐานได้ถูกต้อง
- 1.5 อธิบายการประยุกต์เกตได้ถูกต้อง

บทนำ

สัญญาณพื้นฐานทางด้านอิเล็กทรอนิกส์อยู่ 2 แบบ คือ สัญญาณแอนะล็อกและสัญญาณดิจิตอล ในระบบดิจิตอลจะเป็นการแทนที่สถานะกระแสไฟฟ้า โดยมีการสร้างระบบตัวเลข มีเลข 2 จำนวน คือ “0” และ “1” นำมาแทนที่สถานะต่างๆ ของกระแสไฟฟ้า เรียกว่าระบบเลขฐานสอง ตัวเลข “0” ใช้แทนสถานะไม่มีกระแสไฟฟ้าหรือปิด (OFF) ตัวเลข “1” แทนสถานะมีกระแสไฟฟ้าหรือเปิด (ON) แต่ในชีวิตประจำวันของมนุษย์จะคุ้นเคยกับตัวเลขที่มี 10 จำนวน คือ เลข 0 – 9 เรียกว่าระบบเลขฐานสิบ จึงจำเป็นต้องศึกษาระบบเลขฐานและจำนวนเลขต่างๆ เช่น

ระบบตัวเลขจะมีจำนวนตัวเลขที่ใช้เหมือนกับชื่อของระบบตัวเลขนั้น มีฐาน (Base) ของจำนวนเลขตามชื่อด้วย เช่น

เลขฐานสอง (Binary number system) มีเลข 2 ตัว คือ 0 และ 1

เลขฐานแปด (Octal number system) มีตัวเลข 8 ตัว คือ 0 , 1 , 2 , 3 , 4 , 5 , 6 และ 7

เลขฐานสิบ (Decimal number system) มีเลข 10 ตัว คือ 0 , 1 , 2 , 3 , 4 , 5 , 6 , 7 8 และ 9

เลขฐานสิบหก (Hexadecimal number system) มีเลข 15 ตัว คือ 0 , 1 , 2 , 3 , 4 5 , 6 , 7 , 8 9 , A , B , C , D , E และ F (เมื่อ A = 10 , B = 11 , C = 12 , D = 13 , E = 14 , F = 15)

การทำ 1's Complement คือการกลับสถานะของเลขฐานสองให้ตรงกันข้าม เช่น 0 กลับเป็น 1 และ 1 กลับเป็น 0

การทำ 2's Complement เป็นวิธีต่อเนื่อง 1's Complement โดยนำค่า 1's Complement บวกด้วย 1

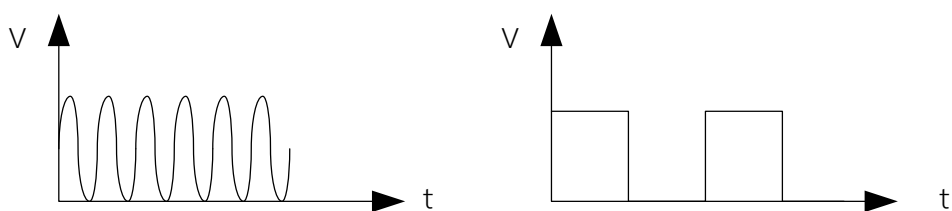
ลอจิกเกตพื้นฐานมีทั้งหมด 7 ตัว ได้แก่ OR, AND, NOT, NOR, NAND, XOR และ XNOR เพื่อเป็นพื้นฐานในการสร้างวงจรลอจิกที่ซับซ้อน

1.1 หลักการพื้นฐานระบบดิจิทัล

ระบบดิจิทัลอิเล็กทรอนิกส์เกี่ยวข้องกับสัญญาณพื้นฐานอยู่ 2 อย่าง คือสัญญาณที่มีการเปลี่ยนแปลงอย่างต่อเนื่องที่เรียกว่าสัญญาณแอนะล็อก สัญญาณอีกลักษณะหนึ่งที่มีการเปลี่ยนแปลงทางแรงดันไฟฟ้า 2 สถานะ คือ 0 โวลต์ กับ 5 โวลต์ โดยกำหนดค่าแรงดัน 0 โวลต์เป็นสถานะ “ต่ำ” (Low) ค่าแรงดัน 5 โวลต์เป็นสถานะ “สูง” (High) โดยทั้งสองสัญญาณมีคุณสมบัติดังนี้

1.1.1 สัญญาณแอนะล็อก (Analog Signal) เป็นสัญญาณเชิงอุปมาน หรือสัญญาณข้อมูลแบบต่อเนื่อง (Continuous Data) ขนาดของสัญญาณไม่คงที่และมีการเปลี่ยนแปลงอย่างต่อเนื่องตลอดเวลาจากค่าที่ต่ำสุดไปจนถึงค่าอนันต์ (∞) เช่น แรงดัน กระแส อุณหภูมิ ความดัน ความเร็ว การส่งสัญญาณแบบอนาล็อกจะถูกรบกวนให้มีการแปลความหมายผิดพลาดได้ง่าย เช่น สัญญาณเสียงในสายโทรศัพท์ ดังรูปที่ 1.1 ก.

1.1.2 สัญญาณดิจิทัล (Digital Signal) เป็นสัญญาณที่เกี่ยวข้องกับข้อมูลแบบไม่ต่อเนื่อง (Discrete Data) คือ สัญญาณระดับสูงสุดและสัญญาณระดับต่ำสุด ที่มีขนาดแน่นอน โดยปกติมักแทนด้วย ระดับแรงดันที่แสดงสถานะเป็น "0" และ "1" เช่น สัญญาณที่ใช้แทนค่าแรงดันไฟฟ้าอยู่ 2 ระดับ คือ 0 โวลต์ กับ +5 โวลต์ โดยที่ค่า 0 โวลต์ จะแทนด้วยระดับลอจิก "0" หรือ Low และค่า + 5 โวลต์ แทนด้วยระดับลอจิก "1" (อ้างอิงไอซีทีทีแอล) ซึ่งมีข้อดีในการทำให้เกิดความผิดพลาดน้อยลง ดังรูปที่ 1.1 ข.



ก. สัญญาณแอนะล็อก (Analog Signal) ข. สัญญาณดิจิทัล (Digital Signal)

รูปที่ 1.1 สัญญาณแอนะล็อกและสัญญาณดิจิทัล

ที่มา : <http://www.scimath.org/article/item/4819-analog-digital>

1.1.3 ไอซีดิจิตอลที่เกี่ยวข้อง

1) ไอซีทีทีแอล (TTL; Transistor Transistor Logic) มีโครงสร้างภายในที่สร้างมาจากอุปกรณ์พวกทรานซิสเตอร์ มีแรงดันการใช้งานที่ + 5 โวลต์ และ 0 โวลต์

1.1) ทีทีแอลมาตรฐาน ขึ้นต้นด้วยรหัส 54xx หรือ 74xx มีข้อจำกัดเรื่องความเร็วในการทำงานคือ สูงสุดไม่เกิน 20 MHz

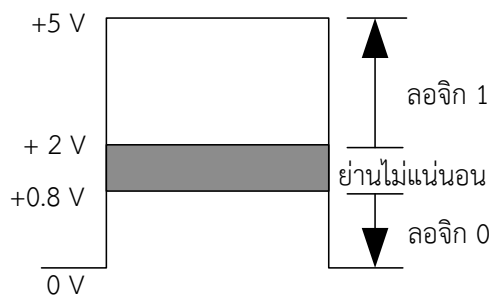
1.2) ทีทีแอลความเร็วสูง ขึ้นต้นด้วยรหัส 54Hxx หรือ 74Hxx มีความเร็วในการทำงานถึง 6 nS แต่มีการสูญเสียกำลังงานมากกว่าแบบมาตรฐาน

1.3) ทีทีแอลกำลังสูญเสียต่ำ ขึ้นต้นด้วยรหัส 54Lxx หรือ 74Lxx มีความสูญเสียกำลังต่ำกว่าแบบมาตรฐาน 10 เท่า แต่มีความเร็วต่ำ

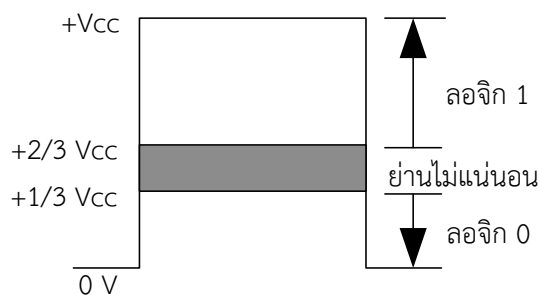
1.4) ซอตต์ก็กำลังต่ำ ขึ้นต้นด้วยรหัส 74LSxx มีข้อดีตรงที่มีการสูญเสียกำลังต่ำและมีความเร็วในการทำงานสูงกว่าแบบมาตรฐานและแบบทีทีแอลความเร็วสูง

2) ไอซีซีเอ็มอส (CMOS ; Complementary Metal Oxide Semiconductor)

โครงสร้างภายในสร้างขึ้นจากอุปกรณ์มอสเฟต มีแรงดันใช้งานแตกต่างจากไอซีทีทีแอล มีแรงดันใช้งานอยู่ในช่วง +3 โวลต์ ถึง +18 โวลต์ การกำหนดสถานะทางลอจิก กำหนดโดย ลอจิก 0 มีค่าแรงดันไฟฟ้าเท่ากับ $+1/3 V_{cc}$ ลงมา ส่วนลอจิก 1 จะมีค่าแรงดันไฟฟ้าเท่ากับ $+2/3 V_{cc}$ ขึ้นไป ดังรูปที่ 1.2



ก. แสดงสถานะของไอซีทีทีแอล



ข. แสดงสถานะของไอซีซีเอ็มอส

รูปที่ 1.2 แสดงระดับตรรกของไอซีดิจิตอล

ที่มา : อนันท์ คัมภีรานนท์, 2548: หน้า 2

ตารางที่ 1.1 การเปรียบเทียบลักษณะสมบัติทางด้านกระแสและแรงดันอินพุต/เอาต์พุตไอซีทีทีแอลและซีมอส

| ชนิดของไอซีดิจิทัล | | กระแสเอาต์พุต | กระแสอินพุต |
|--------------------|-----------------------------|--------------------------|-------------------------|
| TTL | Standard TTL | I = 400uA I = 1.6 mA | I = 40 uA I = 1.6 mA |
| | Low Power Schottky | I = 400 uA I = 8 mA | I = 20 uA I = 400 mA |
| | Advanced Low Power Schottky | I = 400 uA I = 8 mA | I = 20 uA I = 100 mA |
| CMOS | 4000 Series | I = 400 uA I = 400 uA | I = 1 uA |
| | 74HC00 Series | I = 4 mA I = 4 mA | I = 1 uA |

ที่มา : จิระวัฒน์ ใจอ่อนนุ่ม และนภัทร วัจนเทพินทร์, 2551: หน้า 20

1.1.4 เครื่องมือสำหรับตรวจสอบสัญญาณระบบดิจิทัล

การวิเคราะห์หรือทดสอบสัญญาณในวงจรดิจิทัลข้างอิเล็กทรอนิกส์ ส่วนใหญ่นิยมใช้อุปกรณ์ดังต่อไปนี้

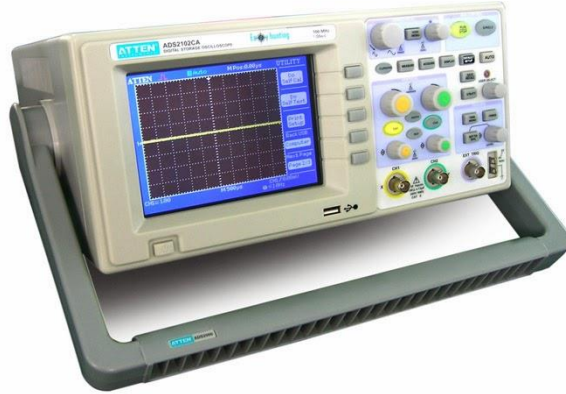
1) ลอจิกโพรบ (Logic Probe) คุณสมบัติวิเคราะห์ ทดสอบสัญญาณทั้งไอซีทีทีแอลและไอซีซีมอส การใช้งานสามารถนำลอจิกโพรบไปจี้ตามจุดที่ต้องการได้ โดยจะให้ค่าลอจิกเอาต์พุตออกมาทางหลอด LED เพื่อแสดงว่าจุดที่วัดมีสัญญาณเป็นลอจิก “0” หรือ “1” หรือมีสัญญาณพัลส์ นอกจากนั้นลอจิกโพรบบางรุ่นสามารถใช้งานเป็นลอจิกพัลส์เซอร์ (Logic pulser) ได้อีกด้วย ดังรูปที่ 1.3



รูปที่ 1.3 ลอจิกโพรบที่ใช้วิเคราะห์วงจรดิจิทัล

ที่มา : <http://www.popularelectronic.com/glp-1a-logic-pulser-2>

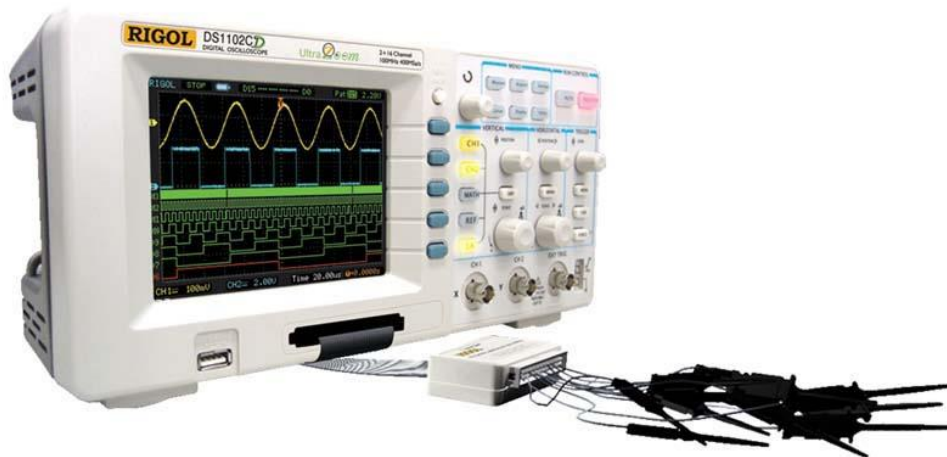
2) ออสซิลโลสโคป (Oscilloscope) อุปกรณ์ใช้ดูรูปสัญญาณโดยแสดงออกทางหน้าจอ ปัจจุบันมีอยู่สองประเภทใหญ่ๆ คือออสซิลโลสโคปแบบแอนะล็อก และออสซิลโลสโคปแบบดิจิตอล โดยที่เครื่องมือทั้งสองประเภทจะมีสายวัดสัญญาณ (probe) แล้ว ยังแสดงสัญญาณที่ได้ออกทางจอ CRT ดังรูปที่ 1.4



รูปที่ 1.4 ออสซิลโลสโคปที่ใช้วัดสัญญาณ

ที่มา : <http://www.popularelectronic.com/search?q=Oscilloscope>

3) เครื่องมือวิเคราะห์สัญญาณดิจิตอล (Logic Analyzer) รูปร่างภายนอกจะคล้ายออสซิลโลสโคป แต่มีจุดเด่นตรงสามารถวัดสัญญาณหลายจุดได้พร้อมกัน สามารถจัดเก็บข้อมูลไว้ในเครื่องได้ นิยมใช้เครื่องมือประเภทนี้สำหรับการดูความสัมพันธ์ของสัญญาณ โดยเครื่องมือประเภทนี้สามารถแสดงผลออกมาได้ทั้งรูปแบบของสัญญาณและแสดงผลแบบตัวเลข ดังรูปที่ 1.5



รูปที่ 1.5 เครื่องมือวิเคราะห์สัญญาณดิจิตอล

ที่มา : <http://www.digitalscopes.net/Oscilloscope.htm>

1.2 ระบบตัวเลข

1.2.1 เลขฐานสอง (Binary number system)

ระบบเลขฐานสองเป็นเลขฐานที่นิยมใช้ในระบบดิจิทัล ประกอบด้วยสัญลักษณ์ 2 ตัว คือ 0 และ 1 แต่ละหลักจะเรียกว่า บิต (มาจาก Binary Digit หรือ Bit) เช่น

| | | |
|----------|--------------|-------|
| 10 | มีค่าเท่ากับ | 2 บิต |
| 1010 | มีค่าเท่ากับ | 4 บิต |
| 10101010 | มีค่าเท่ากับ | 8 บิต |

เนื่องจากระบบเลขฐาน 2 ใช้สัญลักษณ์ 0 กับ 1 แล้วนั้น ระบบเลขฐานสองนี้ยังใช้ในระบบดิจิทัลอิเล็กทรอนิกส์ ซึ่งวงจรดิจิทัลจะมีเพียงสองสถานะ (two states) หรือระดับสัญญาณ 2 ระดับ (two signal levels) อาจใช้คำอื่นแทนได้ ดังตารางที่ 1.2

ตารางที่ 1.2 แสดงสถานะระบบเลขฐานสอง

| สถานะหนึ่ง | สถานะตรงข้าม |
|------------|--------------|
| 0 | 1 |
| Off | On |
| Space | Mark |
| Open | Closed |
| Low | Hi |

เมื่อเทียบเลขฐานสองกับเลขฐานสิบแล้ว เลขฐานสองมีจำนวนหลักมากกว่า เพราะในแต่ละหลักนั้นจะมีเลขได้ 2 ค่า แต่ถ้าเป็นเลขฐานสิบแต่ละหลักจะมีเลขได้ 9 ค่าคือ 0 ถึง 9 ระบบเลขฐานสองจะมีฐานของเลขฐานสอง (base 2 system) การหาค่าประจำหลักหาได้จากค่ายกกำลังสองของหลักนั้นๆ ดังตารางที่ 1.3

ตารางที่ 1.3 แสดงค่าประจำหลักของระบบเลขฐานสองเทียบเลขฐานสิบ

| เลขฐาน | หลักที่ $n-1$ | หลักที่ 7 | หลักที่ 6 | หลักที่ 5 | หลักที่ 4 | หลักที่ 3 | หลักที่ 2 | หลักที่ 1 |
|--------|---------------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|
| ฐานสอง | 2^{n-1} | 2^6 | 2^5 | 2^4 | 2^3 | 2^2 | 2^1 | 2^0 |
| ฐานสิบ | 2^{n-1} | 64 | 32 | 16 | 8 | 4 | 2 | 1 |

ระบบเลขฐานสองที่เป็นทศนิยม หรือไบนารีพอยต์ (binary point) โดยมีเครื่องหมายจุดแบ่งตัวเลขจำนวนเต็มกับเลขทศนิยมออกจากกัน ค่าของเลขทศนิยมแต่ละหลักจากซ้ายไปขวามีค่า $1/2$, $1/4$, $1/8$, $1/16$ ไปเรื่อยๆ หรืออาจจะเขียนเป็นเลขยกกำลังค่าลบ ดังตารางที่ 1.4

ตารางที่ 1.4 แสดงค่าประจำหลักของระบบเลขฐานสองทศนิยมเทียบเลขฐานสิบ

| เลขฐาน | หลักที่ 1 | หลักที่ 2 | หลักที่ 3 | หลักที่ 4 | หลักที่ 5 | หลักที่ 6 | หลักที่ $n-1$ |
|--------|-----------|-----------|-----------|-----------|-----------|-----------|---------------|
| ฐานสอง | 2^{-1} | 2^{-2} | 2^{-3} | 2^{-4} | 2^{-5} | 2^{-6} | $n^{-(n-1)}$ |
| ฐานสิบ | 0.5 | 0.25 | 0.125 | 0.0625 | 0.03125 | 0.015625 | $2^{-(n-1)}$ |

ตัวอย่างที่ 1.1 จงพิจารณาเลขฐานสอง 11010110_2 เทียบกับเลขฐานสิบ

$$\begin{aligned}
 \text{วิธีทำ } 11010110_2 &= (1 \times 2^7) + (1 \times 2^6) + (0 \times 2^5) + (1 \times 2^4) + (0 \times 2^3) + (1 \times 2^2) \\
 &\quad + (1 \times 2^1) + (0 \times 2^0) \\
 &= (1 \times 128) + (1 \times 64) + (0 \times 32) + (1 \times 16) + (0 \times 8) + (1 \times 4) \\
 &\quad + (1 \times 2) + (0 \times 1) \\
 &= 128 + 64 + 16 + 4 + 2
 \end{aligned}$$

$$11010110_2 = 214_{10} \quad \text{ตอบ}$$

ตัวอย่างที่ 1.2 จงพิจารณาเลขฐานสอง 1111.11_2 เทียบกับเลขฐานสิบ

$$\begin{aligned}
 \text{วิธีทำ } 1111.11_2 &= (1 \times 2^3) + (1 \times 2^2) + (1 \times 2^1) + (1 \times 2^0) + (1 \times 2^{-1}) + (1 \times 2^{-2}) \\
 &= (1 \times 8) + (1 \times 4) + (1 \times 2) + (1 \times 1) + (1 \times 0.5) + (1 \times 0.25) \\
 &= 8 + 4 + 2 + 1 + 0.5 + 0.25
 \end{aligned}$$

$$1111.11_2 = 15.75_{10} \quad \text{ตอบ}$$

1.2.2 เลขฐานแปด (Octal number system)

เลขฐานแปด (Octal number system) ประกอบด้วยเลข 8 ตัว คือ 0 , 1 , 2 , 3 , 4 , 5 , 6 และ 7 การเขียนเลขฐานแปดต้องใส่เลขเลขฐานแปดกำกับไว้ด้วยทุกครั้ง เช่น 2_8 , 1428_8 , 437_8 , 21.61_8 เป็นต้น การอ่านเลขฐานแปดต้องอ่านเรียงตัวกันเหมือนกับการอ่านเลขฐานสอง และเปรียบเทียบเลขฐานแปดกับเลขฐานสิบ ดังตารางที่ 1.5

ตารางที่ 1.5 แสดงค่าประจำหลักของระบบเลขฐานแปดเทียบเลขฐานสิบ

| เลขฐาน | หลักที่ $n-1$ | หลักที่ 7 | หลักที่ 6 | หลักที่ 5 | หลักที่ 4 | หลักที่ 3 | หลักที่ 2 | หลักที่ 1 |
|--------|---------------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|
| ฐานแปด | 8^{n-1} | 8^6 | 8^5 | 8^4 | 8^3 | 8^2 | 8^1 | 8^0 |
| ฐานสิบ | 8^{n-1} | 262144 | 32768 | 4096 | 512 | 64 | 8 | 1 |

จากเลขฐานแปด ประกอบด้วยเลข 8 ตัว เพื่อความง่ายในการแทนเลขฐานสองให้มีความกะทัดรัดและสั้นขึ้น จึงได้มีการรวมกันเป็นกลุ่ม กลุ่มละ 3 บิต ซึ่งทำให้เกิดเป็นเลขฐานแปดขึ้นมา ดังตารางที่ 1.6

ตารางที่ 1.6 แสดงค่าประจำหลักของระบบเลขฐานแปดเทียบเลขฐานสอง

| เลขฐานสิบ | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 |
|-----------|-----|-----|-----|-----|-----|-----|-----|-----|
| ฐานสอง | 000 | 001 | 010 | 011 | 100 | 101 | 110 | 111 |
| ฐานแปด | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 |

ตัวอย่างที่ 1.3 จงพิจารณาเลขฐานสอง 172_8 เทียบกับเลขฐานสิบ

$$\begin{aligned}
 \text{วิธีทำ} \quad 172_8 &= (1 \times 8^2) + (7 \times 8^1) + (2 \times 8^0) \\
 &= (1 \times 64) + (7 \times 8) + (2 \times 1) \\
 &= 64 + 56 + 2 \\
 172_8 &= 122_{10} \qquad \text{ตอบ}
 \end{aligned}$$

1.2.3 เลขฐานสิบ (Decimal number system)

เลขฐานสิบ (Decimal number system) ประกอบด้วยเลข 10 ตัว คือ 0 , 1 , 2 , 3 , 4 , 5 , 6 , 7 , 8 และ 9 ซึ่งเป็นระบบตัวเลขที่ใช้กันทั่วไปในชีวิตประจำวัน ดังตารางที่ 1.7

ตารางที่ 1.7 แสดงค่าประจำหลักของระบบเลขฐานสิบ

| เลขฐาน | หลักที่ $n-1$ | หลักที่ 7 | หลักที่ 6 | หลักที่ 5 | หลักที่ 4 | หลักที่ 3 | หลักที่ 2 | หลักที่ 1 |
|--------|---------------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|
| ฐานสิบ | 10^{n-1} | 10^6 | 10^5 | 10^4 | 10^3 | 10^2 | 10^1 | 10^0 |
| ฐานสิบ | 10^{n-1} | 1,000,000 | 100,000 | 10,000 | 1,000 | 100 | 10 | 1 |

ตัวอย่างที่ 1.4 จงพิจารณาเลขฐานสิบ 273_{10}

วิธีทำ

$$\begin{aligned}
 273_{10} &= (2 \times 10^2) + (7 \times 10^1) + (3 \times 10^0) \\
 &= (2 \times 100) + (7 \times 10) + (3 \times 1) \\
 &= 200 + 70 + 3 \\
 273_{10} &= 273 \qquad \text{ตอบ}
 \end{aligned}$$

1.2.4 เลขฐานสิบหก (Hexadecimal number system)

จุดประสงค์ของเลขฐานสิบหกคือการทำให้เลขฐานสองสั้นลงเช่นเดียวกับเลขฐานแปด โดยการรวมเป็นกลุ่ม กลุ่มละ 4 บิต ดังตารางที่ 1.8

ตารางที่ 1.8 แสดงค่าประจำหลักของระบบเลขฐานสิบหกเทียบเลขฐานสอง

| ฐานสิบ | ฐานสอง | ฐานสิบหก |
|--------|--------|----------|
| 0 | 0000 | 0 |
| 1 | 0001 | 1 |
| 2 | 0010 | 2 |
| 3 | 0011 | 3 |
| 4 | 0100 | 4 |
| 5 | 0101 | 5 |
| 6 | 0110 | 6 |
| 7 | 0111 | 7 |
| 8 | 1000 | 8 |
| 9 | 1001 | 3 |
| 10 | 1010 | 10 (A) |
| 11 | 1011 | 11 (B) |
| 12 | 1100 | 12 (C) |
| 13 | 1101 | 13 (D) |
| 14 | 1110 | 14 (E) |
| 15 | 1111 | 15 (F) |

ตารางที่ 1.9 แสดงค่าประจำหลักของระบบเลขฐานสิบหก

| เลขฐาน | หลักที่ $n-1$ | หลักที่ 7 | หลักที่ 6 | หลักที่ 5 | หลักที่ 4 | หลักที่ 3 | หลักที่ 2 | หลักที่ 1 |
|----------|---------------|------------|-----------|-----------|-----------|-----------|-----------|-----------|
| ฐานสิบหก | 16^{n-1} | 16^6 | 16^5 | 16^4 | 16^3 | 16^2 | 16^1 | 16^0 |
| ฐานสิบ | 16^{n-1} | 16,777,216 | 1,048,576 | 65,536 | 4,096 | 256 | 16 | 1 |

ตัวอย่างที่ 1.5 จงพิจารณาเลขฐานสิบหก $1A12_{16}$ เทียบกับเลขฐานสิบ

$$\begin{aligned}
 \text{วิธีทำ} \quad 1A12_{16} &= (1 \times 16^3) + (A \times 16^2) + (1 \times 16^1) + (2 \times 16^0) \\
 &= 4096 + 2560 + 16 + 2 \\
 1A12_{16} &= 6674_{10} \qquad \text{ตอบ}
 \end{aligned}$$

1.3 คอมพลิเมนต์

การทำ 1's Complement คือการกลับสถานะของเลขฐานสองให้ตรงกันข้าม เช่น 0 กลับเป็น 1 และ 1 กลับเป็น 0 ส่วนการทำ 2's Complement เป็นวิธีต่อเนื่องจาก 1's Complement โดยการนำค่าจาก 1's Complement บวกด้วย 1

ตัวอย่างที่ 1.6 จงทำค่า 1101111_2 ให้อยู่ในรูป 1's Complement

| | | | |
|--------|----------------|---------|-----|
| วิธีทำ | เลขฐานสอง | 1101111 | |
| | 1's Complement | 0010000 | ตอบ |

ตัวอย่าง 1.7 จงทำค่า 1110010_2 ให้อยู่ในรูป 2's Complement

| | | | |
|--------|----------------|---------|-----|
| วิธีทำ | เลขฐานสอง | 1110010 | |
| | 1's Complement | 0001101 | |
| | | + 1 | |
| | 2's Complement | 0001110 | ตอบ |

1.3.1 การลบเลขฐานสอง โดยใช้ 1's Complement

ขั้นตอนการลบเลขฐานสองโดยใช้วิธี 1's complement มีดังต่อไปนี้

- 1) ให้ทำจำนวนหลักของตัวตั้งและตัวลบให้เท่ากัน โดยการเติม 0 เข้าไปด้านซ้ายมือ
- 2) เปลี่ยนตัวลบให้เป็น 1's Complement
- 3) นำตัวลบที่เปลี่ยนเป็น 1's Complement แล้วมาบวกเข้ากับตัวตั้ง
- 4) ตรวจสอบจำนวนหลักของผลลัพธ์ที่ได้
- 5) กรณีมีตัวทดเกินมา นำตัวทดไปบวกเข้ากับผลลัพธ์แล้วนำผลที่ได้มาเป็นคำตอบ มีค่าเป็นบวก
- 6) กรณีไม่มีตัวทดให้นำผลลัพธ์ที่ได้มาเปลี่ยนเป็น 1's Complement แล้วนำมาเป็นคำตอบ

มีค่าเป็นลบ

ตัวอย่าง 1.8 จงลบเลขฐานสอง $11010_2 - 1011_2$ โดยใช้วิธี 1's Complement

| | | | | |
|---------|--------------------------|---|--------------|-----|
| วิธีทำ | 1's Complement ของ 01011 | = | 10100 | |
| | | | 11010 | |
| | | | + 10100 | |
| | ตัวทดที่เกินมา | | 1 01110 | |
| | | | + 1 | |
| | | | <u>01111</u> | |
| ดังนั้น | $11010_2 - 1011_2 =$ | | 1111_2 | ตอบ |

ตัวอย่าง 1.9 จงลบเลขฐานสอง $1111_2 - 10010_2$ โดยใช้วิธี 1's Complement

วิธีทำ 1's Complement ของ $10010 = 01101$

$$\begin{array}{r} 01111 \\ + 01101 \\ \hline \end{array}$$

ไม่มีตัวทดที่เกิดขึ้นมา 11100

1's Complement ของ $11100 = 00011$

ดังนั้น $1111_2 - 10010_2 = -11_2$ ตอบ

1.3.2 การลบเลขฐานสอง โดยใช้ 2's Complement

ขั้นตอนการลบเลขฐานสองโดยใช้วิธี 2's complement มีดังต่อไปนี้

- 1) ให้ทำจำนวนหลักของตัวตั้งและตัวลบให้เท่ากัน โดยการเติม 0 เข้าไปด้านซ้ายมือ
- 2) เปลี่ยนตัวลบให้เป็น 2's Complement
- 3) นำตัวลบที่เปลี่ยนเป็น 2's Complement แล้ว มาบวกกับตัวตั้ง
- 4) ตรวจสอบจำนวนหลักของผลลัพธ์ที่ได้
- 5) กรณีมีตัวทดเกินมาให้ตัดตัวทมหทิ้ง ผลลัพธ์ที่ได้มีค่าเป็นบวก
- 6) กรณีไม่ตัวทดให้นำผลลัพธ์มาทำเป็น 2's Complement ผลที่ได้คือ ผลลัพธ์ของ

เลขฐานสองลบกัน มีค่าเป็นลบ

ตัวอย่าง 1.10 จงลบเลขฐานสอง $10010_2 - 1111_2$ โดยใช้วิธี 2's Complement

วิธีทำ 1's Complement ของ $01111 = 10000$

2's Complement ของ $01111 = 10001$

$$\begin{array}{r} 10010 \\ + 10001 \\ \hline \end{array}$$

จำนวนหลักของผลลัพธ์เกินให้ตัดทิ้ง $1\ 00011$

ดังนั้น $10010_2 - 1011_2 = 11_2$ ตอบ

ตัวอย่าง 1.11 จงลบเลขฐานสอง $1111_2 - 10010_2$ โดยใช้วิธี 2's Complement

วิธีทำ 1's Complement ของ $10010 = 01101$

2's Complement ของ $10010 = 01110$

$$\begin{array}{r} 01111 \\ + 01110 \\ \hline \end{array}$$

ไม่มีตัวทดที่เกิดขึ้นมา 11101

1's Complement ของ $11101 = 00010$

2's Complement ของ $11001 = 00011$

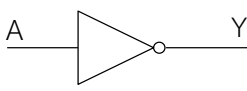
ดังนั้น $1111_2 - 10010_2 = -11_2$ ตอบ

1.4 ลอจิกเกตพื้นฐาน

ลอจิกเกต (Logic gate) พื้นฐานมีทั้งหมด 7 ตัว ได้แก่ NOT, OR, AND, NOR, NAND, XOR และ XNOR เป็นอุปกรณ์พื้นฐานทางดิจิทัลที่ทำงานด้วยระบบตัวเลขฐาน 2 คือ ลอจิก 0 และ ลอจิก 1 ถูกบรรจุอยู่ในไอซีที่พบเห็นกันโดยทั่วไป มีทั้งแบบทีทีแอล (TTL) และแบบซีเอ็มอส (CMOS) สถานะทางลอจิกที่เกี่ยวข้อง ลอจิก “0” เทียบได้กับสถานะ Low และ ลอจิก “1” เทียบได้กับสถานะ High

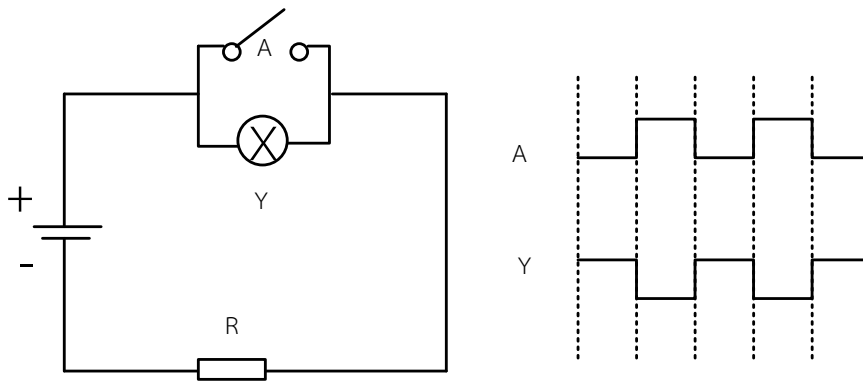
1.4.1 อินเวอร์เตอร์ หรือ นีตเกต (NOT Gate)

อินเวอร์เตอร์ หรือ นีตเกต สัญลักษณ์เป็นเกตที่มี 1 อินพุต 1 เอาต์พุต ให้เอาต์พุตที่ตรงข้ามกับอินพุต เช่น ถ้าอินพุตมีสถานะเป็นลอจิก 0 เอาต์พุตจะมีสถานะเป็นลอจิก 1 ถ้าอินพุตมีสถานะเป็นลอจิก 1 เอาต์พุตจะมีสถานะเป็นลอจิก 0 ดังรูปที่ 1.6 และแสดงการทำงานวงจรสวิตช์นีตเกต ดังรูปที่ 1.7

| NOT Gate | | |
|--|---------------|--------|
| สัญลักษณ์ | ตารางความจริง | |
| | Input | Output |
|  สมการ $Y = \bar{A}$ | A | Y |
| | 0 | 1 |
| | 1 | 0 |

รูปที่ 1.6 แสดงสัญลักษณ์นีตเกต (NOT Gate)

ที่มา : ธวัชชัย เลื่อนฉวี และอนุรักษ์ เกื้อนศิริ, 2537: หน้า 55-56



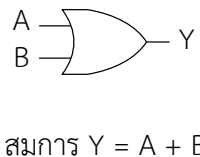
ก. วงจรสวิตช์นีตเกต ข. ไทม์มิงไดอะแกรมนีตเกต

รูปที่ 1.7 แสดงวงจรสมมูลนีตเกต

ที่มา : ธวัชชัย เลื่อนฉวี และอนุรักษ์ เกื้อนศิริ, 2537: หน้า 55-56

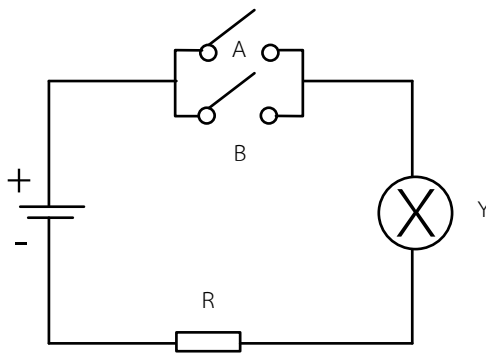
1.4.2 ออร์เกต (OR Gate)

ออร์เกต เป็นเกตที่มีสถานะเอาต์พุตเป็นลอจิก 0 เมื่อสถานะอินพุตทุกตัวเป็นลอจิก 0 และมีสถานะเอาต์พุตเป็นลอจิก 1 เมื่อสถานะอินพุตตัวใดตัวหนึ่งเป็นลอจิก 1 สามารถแทนค่าในสมการ $Y = A + B$ และตารางความจริงของออร์เกต ดังนี้ ดังรูปที่ 1.8 และ Timing Diagram ดังรูปที่ 1.9

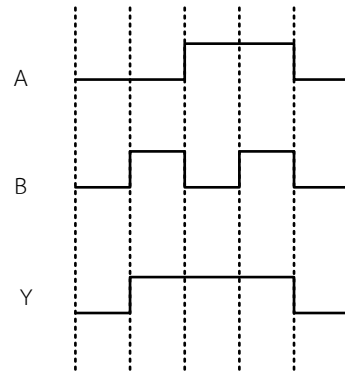
| OR Gate | | |
|--|---------------|--------|
| สัญลักษณ์ | ตารางความจริง | |
| | Input | Output |
|  สมการ $Y = A + B$ | A | B |
| | 0 | 0 |
| | 0 | 1 |
| | 1 | 0 |
| | 1 | 1 |

รูปที่ 1.8 แสดงสัญลักษณ์ออร์เกต (OR Gate)

ที่มา : รัชชัย เลื่อนฉวี และอนุรักษ์ เลื่อนศิริ, 2537 : หน้า 55-56



ก. วงจรสวิตช์ออร์เกต



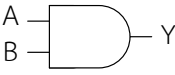
ข. ไทม์มิงไดอะแกรมออร์เกต

รูปที่ 1.9 แสดงวงจรวงจรสมมูลออร์เกต

ที่มา : รัชชัย เลื่อนฉวี และอนุรักษ์ เลื่อนศิริ, 2537 : หน้า 55-56

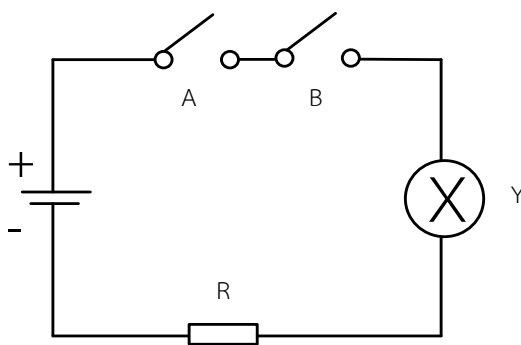
1.4.3 แอนด์เกต (AND Gate)

แอนด์เกต เป็นเกตที่มีสถานะเอาต์พุตเป็นลอจิก 1 เมื่ออินพุตทุกอินพุตเป็นลอจิก 1 ถ้าอินพุตใดอินพุตหนึ่งมีสถานะเป็นลอจิก 0 เอาต์พุตก็จะมีสถานะเป็นลอจิก 0 และสามารถแทนค่าในสมการ $Y = A \cdot B$ ดังรูปที่ 1.10 และ Timing Diagram ดังรูปที่ 1.11

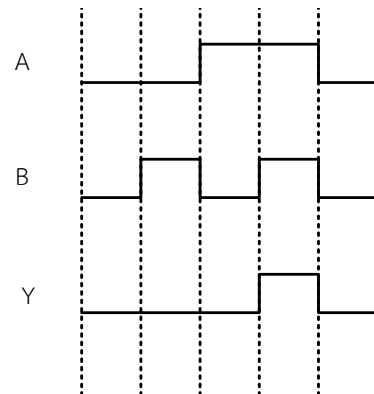
| AND Gate | | | |
|--|---------------|---|--------|
| สัญลักษณ์ | ตารางความจริง | | |
| | Input | | Output |
|  สมการ $Y = A \cdot B$ | A | B | Y |
| | 0 | 0 | 0 |
| | 0 | 1 | 0 |
| | 1 | 0 | 0 |
| | 1 | 1 | 1 |

รูปที่ 1.10 แสดงสัญลักษณ์แอนด์เกต (AND Gate)

ที่มา : รัชชัย เลื่อนฉวี และอนรรักษ์ เลื่อนศิริ, 2537 : หน้า 55-56



ก. วงจรสวิตช์แอนด์เกต



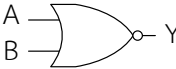
ข. ไทม์มิ่งไดอะแกรมแอนด์เกต

รูปที่ 1.11 แสดงวงจรจริงสมมูลแอนด์เกต

ที่มา : รัชชัย เลื่อนฉวี และอนรรักษ์ เลื่อนศิริ, 2537 : หน้า 55-56

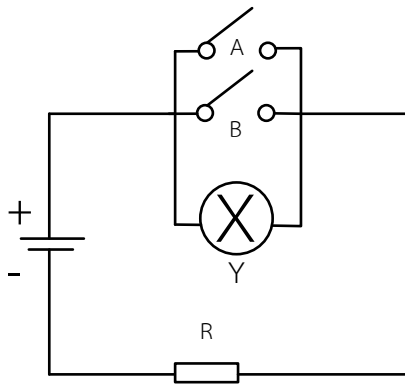
1.4.4 นอร์เกต (NOR Gate)

นอร์เกต เป็นเกตที่มีสถานะเอาต์พุตเป็นลอจิก 1 เมื่อสถานะอินพุตทุกตัวเป็นลอจิก 0 ให้สถานะเอาต์พุตเป็นลอจิก 0 เมื่อสถานะอินพุตตัวใดตัวหนึ่งเป็นลอจิก 1 ตารางค่าความจริงของนอร์เกต ดังรูปที่ 1.12 และ Timing Diagram ดังรูปที่ 1.13

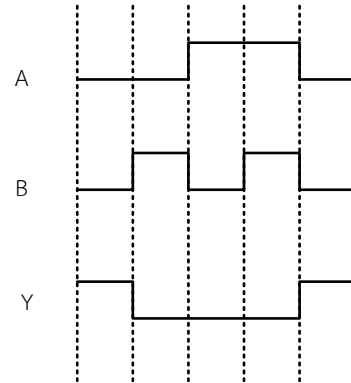
| NOR Gate | | |
|---|---------------|--------|
| สัญลักษณ์ | ตารางความจริง | |
| | Input | Output |
|  สมการ $Y = \overline{A + B}$ | A | B |
| | 0 | 0 |
| | 0 | 1 |
| | 1 | 0 |
| | 1 | 1 |

รูปที่ 1.12 แสดงสัญลักษณ์นอร์เกต (NOR Gate)

ที่มา : รัชชัย เลื่อนฉวี และอนรรักษ์ เกื่อนศิริ, 2537 : หน้า 55-56



ก. วงจรสวิตช์นอร์เกต



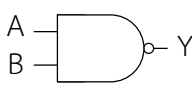
ข. ไทม์มิ่งไดอะแกรมนอร์เกต

รูปที่ 1.13 แสดงวงจรสมมูลนอร์เกต

ที่มา : รัชชัย เลื่อนฉวี และอนรรักษ์ เกื่อนศิริ, 2537 : หน้า 55-56

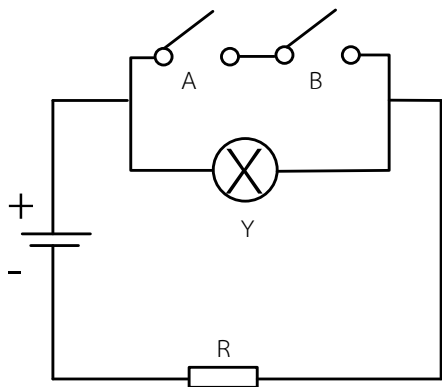
1.4.5 แนนด์เกต (NAND Gate)

แนนนด์เกต เป็นเกตที่มีสถานะเอาต์พุตเป็นลอจิก 0 เมื่อสถานะอินพุตทุกตัวเป็นลอจิก 1 ให้สถานะเอาต์พุตเป็นลอจิก 1 เมื่อสถานะอินพุตตัวใดตัวหนึ่งเป็นลอจิก 0 ตารางความจริงของแนนนด์เกต ดังรูปที่ 1.14 และ Timing Diagram ดังรูปที่ 1.15

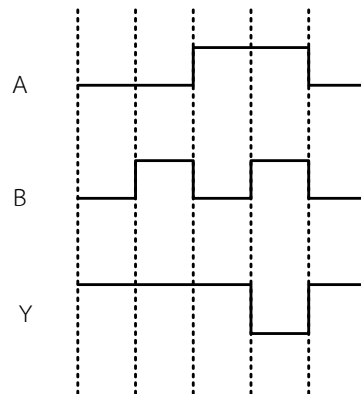
| NAND Gate | | |
|---|---------------|--------|
| สัญลักษณ์ | ตารางความจริง | |
| | Input | Output |
|  สมการ $Y = \overline{A \cdot B}$ | A | B |
| | 0 | 0 |
| | 0 | 1 |
| | 1 | 0 |
| | 1 | 1 |

รูปที่ 1.14 แสดงสัญลักษณ์แนนนด์เกต (NAND Gate)

ที่มา : รัชชัย เลื่อนฉวี และอนุรักษ์ เลื่อนศิริ, 2537 : หน้า 55-56



ก. วงจรสวิตช์แนนนด์เกต



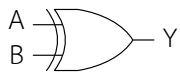
ข. ไทม์มิงไดอะแกรมแนนนด์เกต

รูปที่ 1.15 แสดงวงจรวงจรสมมูลแนนนด์เกต

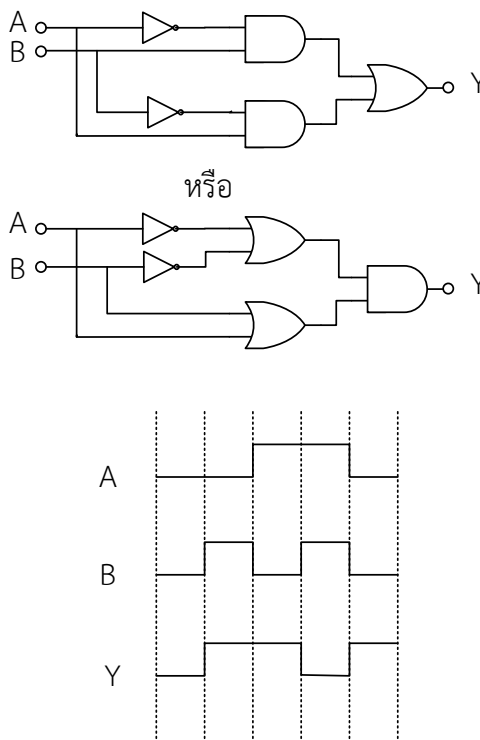
ที่มา : รัชชัย เลื่อนฉวี และอนุรักษ์ เลื่อนศิริ, 2537 : หน้า 55-56

1.4.6 เอ็กส์คลูซีฟออร์เกต (Exclusive OR Gate)

เอ็กส์คลูซีฟออร์เกต คือเกตที่ให้สถานะเอาต์พุตเป็นลอจิก 1 เมื่อสถานะอินพุตต่างกัน และให้สถานะเอาต์พุตเป็น 0 เมื่อสถานะอินพุตเหมือนกัน ดังรูปที่ 1.16 และ Timing Diagram ดังรูปที่ 1.17

| XOR Gate | | |
|---|---------------|--------|
| สัญลักษณ์ | ตารางความจริง | |
| | Input | Output |
|  สมการ $Y = A \oplus B$ | A | B |
| | 0 | 0 |
| | 0 | 1 |
| | 1 | 0 |
| | 1 | 1 |

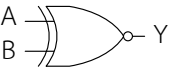
รูปที่ 1.16 แสดงเอ็กส์คลูซีฟออร์เกต (Exclusive OR Gate)
ที่มา : รัชชัย เลื่อนฉวี และอนรรักษ์ เกื่อนศิริ, 2537 : หน้า 57



รูปที่ 1.17 แสดงวงจรสวิตช์และ Timing Diagram Exclusive OR Gate
ที่มา : รัชชัย เลื่อนฉวี และอนรรักษ์ เกื่อนศิริ, 2537 : หน้า 57

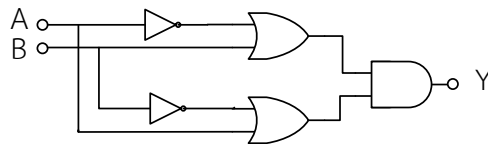
1.4.7 เอ็กส์คลูซีฟนอร์เกต (Exclusive NOR Gate)

เอ็กส์คลูซีฟนอร์เกต คือเกตที่ให้สถานะเอาต์พุตเป็นลอจิก 0 เมื่อสถานะอินพุตต่างกัน และให้สถานะเอาต์พุตเป็น 1 เมื่อสถานะอินพุตเหมือนกัน ดังรูปที่ 1.18 และ Timing Diagram ดังรูปที่ 1.19

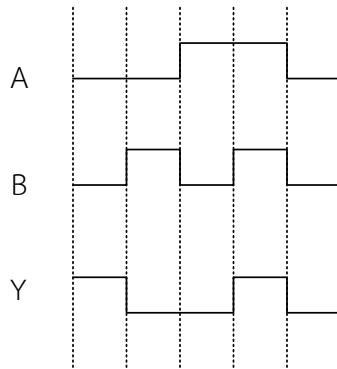
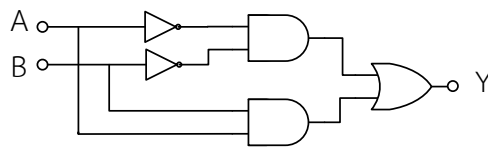
| XNOR Gate | | | |
|---|---------------|---|--------|
| สัญลักษณ์ | ตารางความจริง | | |
| | Input | | Output |
|  สมการ $Y = A \oplus B$ | A | B | Y |
| | 0 | 0 | 1 |
| | 0 | 1 | 0 |
| | 1 | 0 | 0 |
| | 1 | 1 | 1 |

รูปที่ 1.18 แสดงเอ็กส์คลูซีฟนอร์เกต (Exclusive NOR Gate)

ที่มา : รัชชัย เลื่อนฉวี และอนรรักษ์ เกื่อนศิริ, 2537 : หน้า 58

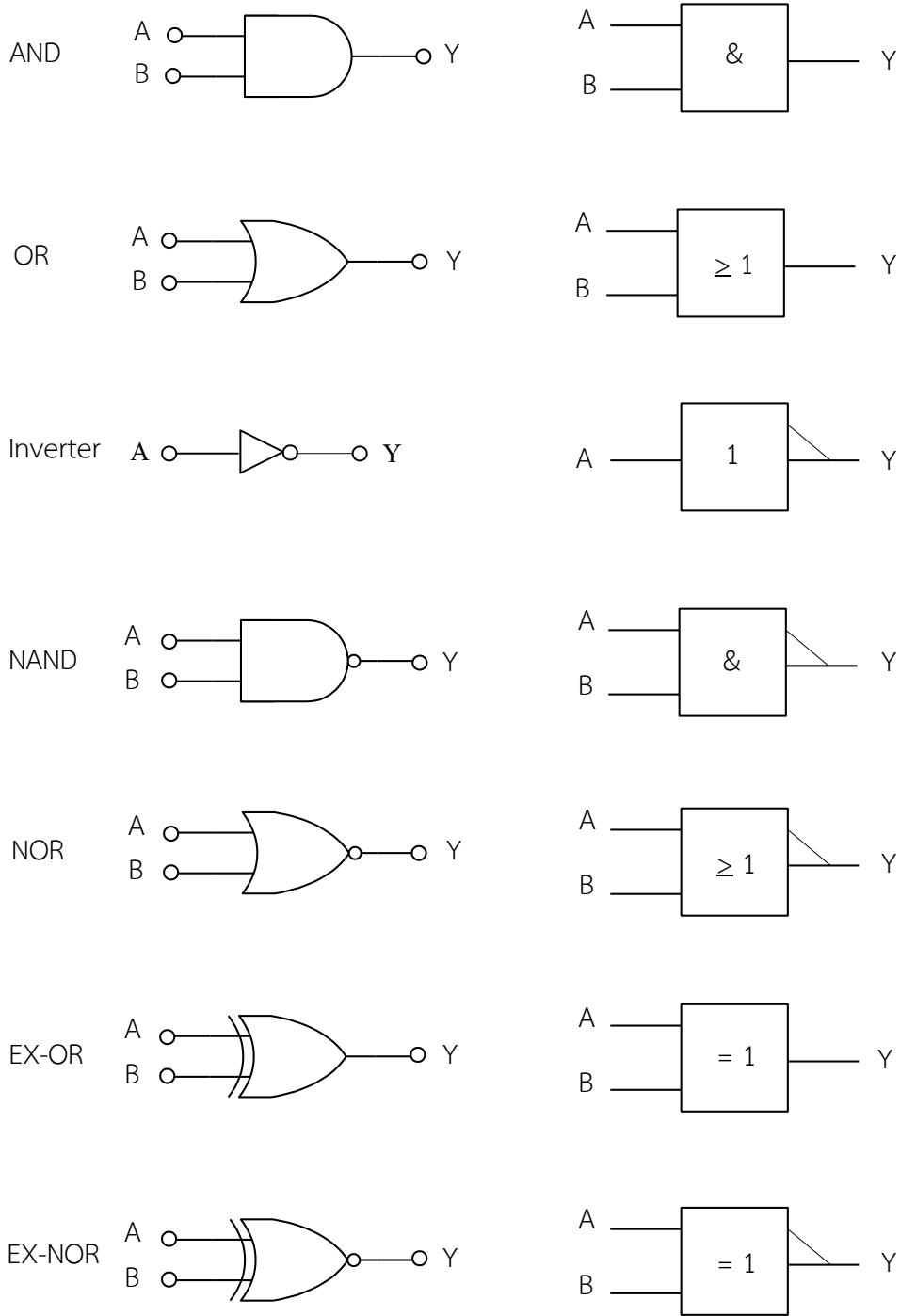


หรือ



รูปที่ 1.19 แสดงวงจรสวิตช์และ Timing Diagram Exclusive NOR Gate

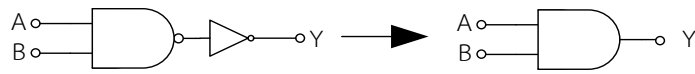
ที่มา : รัชชัย เลื่อนฉวี และอนรรักษ์ เกื่อนศิริ, 2537 : หน้า 58



รูปที่ 1.20 แสดงสัญลักษณ์ทางลอจิกแบบมาตรฐานและสัญลักษณ์แบบ IEEE/IEC
ที่มา : ชัยวัฒน์ ลิ้มพรจิตรวิไล, 2552 : หน้า 74

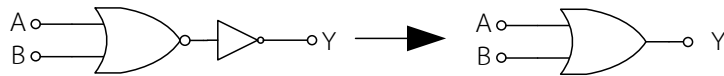
1.5 การประยุกต์เกต

1.5.1 การประยุกต์แนนด์เกตและน็อตเกตให้ทำหน้าที่เป็นแอนด์เกต



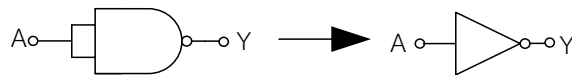
รูปที่ 1.21 การประยุกต์แนนด์เกตและน็อตเกตให้ทำหน้าที่เป็นแอนด์เกต

1.5.2 การประยุกต์นอร์เกตและน็อตเกตให้ทำหน้าที่เป็นนอร์เกต



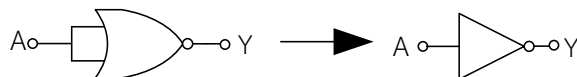
รูปที่ 1.22 การประยุกต์นอร์เกตและน็อตเกตให้ทำหน้าที่เป็นนอร์เกต

1.5.3 การประยุกต์แนนด์เกตให้ทำหน้าที่เป็นน็อตเกต



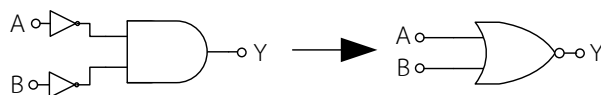
รูปที่ 1.23 การประยุกต์แนนด์เกตให้ทำหน้าที่เป็นน็อตเกต

1.5.4 การประยุกต์นอร์เกตให้ทำหน้าที่เป็นน็อตเกต



รูปที่ 1.24 การประยุกต์นอร์เกตให้ทำหน้าที่เป็นน็อตเกต

1.5.5 การประยุกต์น็อตเกตและแอนด์เกตให้ทำหน้าที่เป็นนอร์เกต



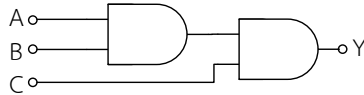
รูปที่ 1.25 การประยุกต์ใช้น็อตเกตและแอนด์เกตทำหน้าที่เป็นนอร์เกต

1.5.6 การประยุกต์น็อตเกตและออร์เกตให้ทำหน้าที่เป็นแนนด์เกต



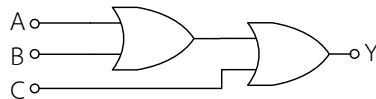
รูปที่ 1.26 การประยุกต์ใช้น็อตเกตและออร์เกตทำหน้าที่เป็นแนนด์เกต

1.5.7 การขยายแอนด์เกต 2 อินพุตให้เป็น 3 อินพุต



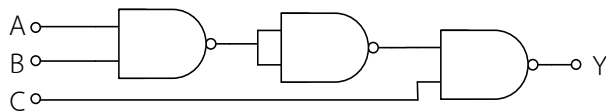
รูปที่ 1.27 การขยายแอนด์เกต 2 อินพุตให้เป็น 3 อินพุต

1.5.8 การขยายแอนด์เกต 2 อินพุตให้เป็น 3 อินพุต



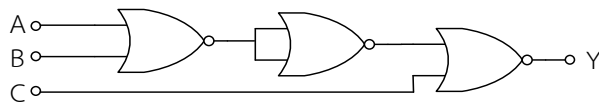
รูปที่ 1.28 การขยายออร์เกต 2 อินพุตให้เป็น 3 อินพุต

1.5.9 การขยายแนนด์เกต 2 อินพุตให้เป็น 3 อินพุต



รูปที่ 1.29 การขยายแนนด์เกต 2 อินพุตให้เป็น 3 อินพุต

1.5.10 การขยายนอร์เกต 2 อินพุตให้เป็น 3 อินพุต



รูปที่ 1.30 การขยายนอร์เกต 2 อินพุตให้เป็น 3 อินพุต

สรุป

1. สัญญาณแอนะล็อก เป็นสัญญาณที่แสดงค่าการเปลี่ยนแปลงอย่างต่อเนื่อง
2. สัญญาณดิจิทัล เป็นสัญญาณที่ใช้แทนค่าแรงดันไฟฟ้าอยู่ 2 ระดับ แทนด้วยระดับลอจิก “0” หรือ Low และระดับลอจิก “1” หรือ High
3. เลขฐานสอง ประกอบด้วยเลข 2 ตัว คือ 0 และ 1
4. เลขฐานแปด ประกอบด้วยเลข 8 ตัว คือ 0 , 1 , 2 , 3 , 4 , 5 , 6 และ 7
5. เลขฐานสิบ ประกอบด้วยเลข 10 ตัว คือ 0 , 1 , 2 , 3 , 4 , 5 , 6 , 7 8 และ 9
6. เลขฐานสิบหก ประกอบด้วยเลข 15 ตัว คือ 0 , 1 , 2 , 3 , 4 5 , 6 , 7 , 8 , 9 , A , B , C , D , E และ F (เมื่อ A = 10 , B = 11 , C = 12 , D = 13 , E = 14 , F = 15)
7. วิธีการทำ 1's Complement คือการกลับสถานะของเลขฐานสองให้ตรงกันข้าม เช่น 0 กลับเป็น 1 และ 1 กลับเป็น 0
8. วิธีการทำ 2's Complement คือ ต่อเนื่อง 1's Complement นำค่า 1's Complement บวก 1
9. ลอจิกเกตพื้นฐานมีทั้งหมด 7 ตัว ได้แก่ NOT, OR, AND, NOR, NAND, XOR และ XNOR
10. NOT Gate ให้เอาต์พุตตรงข้ามอินพุต ถ้าอินพุตเป็นลอจิก 0 เอาต์พุตเป็นลอจิก 1
11. OR Gate แทนค่าในสมการ $Y = A + B$
12. AND Gate แทนค่าในสมการ $Y = A \cdot B$
13. NOR Gate แทนค่าในสมการ $Y = \overline{A+B}$
14. NAND Gate แทนค่าในสมการ $Y = \overline{A \cdot B}$
15. Exclusive OR Gate แทนค่าในสมการ $Y = A \oplus B$
16. Exclusive NOR Gate แทนค่าในสมการ $Y = \overline{A \oplus B}$
17. การนำเกตพื้นฐานไปใช้งานควบคุมในระบบดิจิทัลต้องมีการประยุกต์ใช้งานและการขยายอินพุตของเกตให้มีความเหมาะสม รวมทั้งต้องรู้จักเลือกใช้อุปกรณ์สำหรับมาวัดและทดสอบการทำงานของเกตหรือไอซีเหล่านั้นได้อย่างมีประสิทธิภาพ

เอกสารอ้างอิง

จิระวัฒน์ ใจอ่อนนุ่ม และนภัทร วัจนเทพินทร์. **วงจรดิจิทัล (ภาคปฏิบัติ)**. กรุงเทพฯ : สกายบุ๊กส์, 2551.

ชัยวัฒน์ ลิ้มพรจิตระวิไล. **คู่มืออิเล็กทรอนิกส์ ฉบับ POCKET BOOK**. กรุงเทพฯ : ซีเอ็ดดูเคชั่น, 2552.

ธวัชชัย เลื่อนฉวี และอนุรักษ์ เกื่อนศิริ. **ดิจิทัลเทคนิค เล่ม 1**. กรุงเทพฯ : 23 บุ๊คเซนเตอร์, 2527.

อนันท์ คัมภีรานนท์. **เทคนิคดิจิทัล (ภาคทฤษฎี)**. กรุงเทพฯ : สกายบุ๊กส์, 2548.

<http://www.digitalscopes.net/Oscilloscope.htm>

<http://www.popularelectronic.com/glp-1a-logic-pulser-2>

<http://www.popularelectronic.com/search?q=Oscilloscope>

<http://www.scimath.org/article/item/4819-analog-digital>